ПЛІС є одними з самих перспективних елементів цифрової схемотехніки. ПЛІС представляють собою кристал, на якому розміщено велику кількість простих логічних елементів. Спочатку ці елементи не з’єднані між собою. З’єднання елементів (перетворення розрізнених елементів в електричну схему) виконується з допомогою електронних ключів, розміщених на цьому ж кристалі. Електронні ключі керуються спеціальною пам'яттю, в комірки якої заноситься код конфігурації цифрової схеми. Таким чином, записавши в пам'ять ПЛІС певні коди, можна зібрати цифровий пристрій будь - якої степені складності (це залежить від кількості елементів на кристалі і параметрів ПЛІС). На відміну від мікропроцесорів, в ПЛІС можна організувати алгоритми цифрової обробки на апаратному (схемному) рівні. При цьому швидкодія цифрової обробки різко зростає. Перевагами технології проектування пристроїв на основі ПЛІС є:

- мінімальний час розробки схеми (необхідно тільки занести в пам'ять ПЛІС конфігураційний код);

- на відміну від звичайних елементів цифрової схемотехніки не потрібно виконувати розробку і виготовлення складних друкованих плат;

- швидке перетворення однієї конфігурації цифрової схеми в іншу (заміна коду конфігурації схеми в пам’яті);

- для створення пристроїв на основі ПЛІС не потрібно складне технологічне виробництво. ПЛІС конфігурується з допомогою ПК.

При роботі з мікросхемами програмованої логіки основним інструментом є САПР. Одним з світових лідерів по виробництву ПЛІС є фірма Altera. Для створення цифрових пристроїв на основі своїх виробів Altera розробила дві САПР Max+Plus II і Quartus II. Кожна САПР підтримує всі етапи проектування: ввід проекту, компіляція, верифікація і програмування.

ПЛІС сімейства Cyclon III – поєднання високої функціональності, низької ціни і низького енергоспоживання.

Архітектура сімейства Cyclon III. Логічні елементи (ЛЕ) і блоки масивів логіки (БЛМ).

ЛЕ-найменший елемент логіки сімейства , кожен ЛЕ має 4 входи, 4-входову таблицю перетворення , регістр, вихідну логіку. 4-входова таблиця – генератор функції який може реалізувати будь яку логічну функцію з чотирма змінними.

БЛМ – складається з 16 логічних елементів і контрольного блоку над модулем.

Блоки памяті - кожен блок має 9 біт памяті всередині чіпу, яка може працювати на частоті 315 МГц для чіпів Cyclon III. Вони підтримують наступні режими роботи: один порт, спрощений 2-портовий, повністю 2-портовий. Однопортова і спрощена 2-портова підтримуються з усіма комбінаціями ширини портів даних

х1, х2, х4, х8, х9, х16, х18, х32, х36

Вбудовані перемножувачі і підтримка цифрових сигнальних процесів. Кристали даного сімейства підтримують до 288 блоків вбудованих перемножувачів. Кожен блок підтримує 1 перемножувач 18х18 біт, або два 9х9 біт.

Сімейство Cyclon III має підтримку DSP-систем (цифрові сигнальні перетворювачі) з допомогою засобів: ядра DSPIP (функції які характерні для DSP-процесів фільтр зі скінченною характеристикою, FFT, генератор числового керування, набір функцій для обробки динамічних і статичних відео-зображень), набір використовуваних готових інструментів, інструмент інтерфейсу DSP Builder.

Тактові кола і PLL. Кристали Cyclon III мають 20 глобальних тактових кіл (ГТК). Сигнали для ГТК можна подавати зі спеціальних тактових виводів , тактових виводів подвійного призначення, користувацької логіки і PLL. Мікросхеми можуть мати до 4 PLL з 5 виходами в кожній, щоб гарантувати чітке управління зовнішніми системами ТС і можуть використовуватись для управління ТС як в середині кристалу так і зовнішніми системами ТС та інтерфейсами I/D. PLL – фазочастотна автопідстройка для стабільності тактових сигналів, одночасності находження.